

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-002993
 (43)Date of publication of application : 08.01.1993

(51)Int.Cl.

H01J 17/49
 G09F 9/313
 G09G 3/28

(21)Application number : 03-154718

(71)Applicant : FUJITSU LTD

(22)Date of filing : 26.06.1991

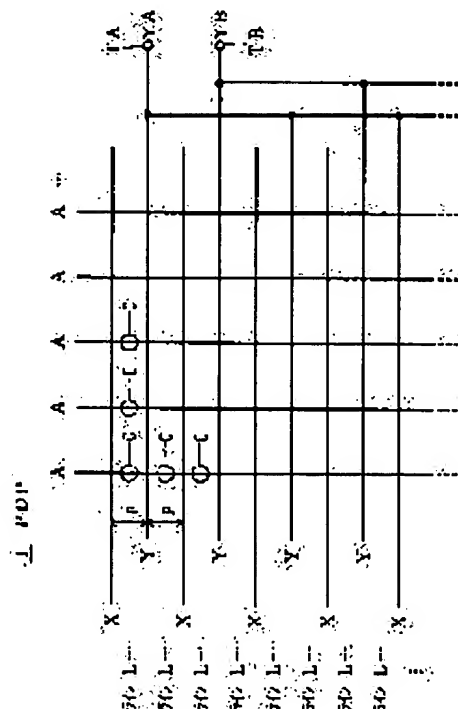
(72)Inventor : HORIO KENJI
 SATOMI SUKITO
 OGAWA TETSUYA
 NAKAHARA HIROYUKI

(54) SURFACE DISCHARGE TYPE PLASMA DISPLAY PANEL AND METHOD FOR DRIVING IT

(57)Abstract:

PURPOSE: To reduce the number of circuit components required to drive a surface discharge type plasma display panel using a matrix display system, and to make the display in high fineness by reducing the number of electrodes for performing display with a specified number of lines.

CONSTITUTION: No.1 electrodes X and No.2 electrodes Y constituting pairs when drive voltage is impressed are arranged parallelly and alternately to accomplish surface discharge type plasma display panel 1, wherein the No.1 electrodes X No.2 Y are laid at a constant pitch (p), and each inter-electrode space is mating a display line L. When the drive is made, the No.2 electrodes Y are grouped into a plurality of groups YA, YB so that adjoining ones Y belong to different groups YB, and each group is commonly connected electrically. Thereupon the drive voltage is impressed selectively on the No.1 electrodes X, group YA, and group YB.



LEGAL STATUS

[Date of request for examination] 25.06.1998

[Date of sending the examiner's decision of rejection] 04.07.2000

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

This Page Blank (uspto)

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

This Page Blank (uspto)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-2993

(43) 公開日 平成5年(1993)1月8日

(51) Int.Cl. ⁵	識別記号	片内整理番号	F I	技術表示箇所
H 0 1 J 17/49	K	7247-5E		
G 0 9 F 9/313	A	7926-5G		
G 0 9 G 3/28	E	9176-5G		

審査請求 未請求 請求項の数 2 (全 9 頁)

(21) 出願番号	特願平3-154718	(71) 出願人	000005223 富士通株式会社 神奈川県川崎市中原区上小田中1015番地
(22) 出願口	平成3年(1991)6月26日	(72) 発明者	堀尾 研二 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内
		(72) 発明者	里見 透人 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内
		(72) 発明者	小川 哲也 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内
		(74) 代理人	弁理士 林 恒徳

最終頁に続く

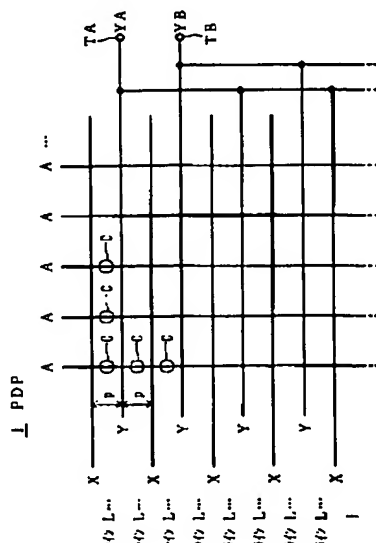
(54) 【発明の名称】 面放電型プラズマディスプレイパネル及びその駆動方法

(57) 【要約】

【目的】 本発明はマトリクス表示方式の面放電型のプラズマディスプレイパネル及びその駆動方法に関し、所定のライン数の表示を行うための電極の数を削減することによって、表示の高精細化を図ることを目的とし、また、駆動に要する回路部品点数を削減することを他の目的とする。

【構成】 駆動電圧の印加に際して対となる第1電極Xと第2電極Yとが交互に平行に配列された面放電型プラズマディスプレイパネル1であって、第1電極X及び第2電極Yが一定ピッチpで配列され、第1電極X及び第2電極Yの各電極間が表示のラインLに対応づけられ、駆動に際しては、各第2電極Yを、隣接する第2電極Yが互いに異なるグループYA、YBに属するように複数のグループYA、YBに分けて、各グループYA、YB毎に電気的に共通接続し、各第1電極XとグループYA、YBとに選択的に駆動電圧を印加するように構成される。

本発明に係るPDPの電極構造を模式的に示す平面図



【特許請求の範囲】

【請求項1】 駆動電圧の印加に際して対となる第1電極(X)と第2電極(Y)とが交互に平行に配列された面放電型プラズマディスプレイパネル(1)であって、前記第1電極(X)及び第2電極(Y)が一定ピッチ(p)で配列され、当該第1電極(X)及び第2電極(Y)の各電極間が表示のライン(L)に対応づけられてなることを特徴とする面放電型プラズマディスプレイパネル。

【請求項2】 請求項1記載の面放電型プラズマディスプレイパネル(1)の駆動方法であって、前記各第2電極(Y)を、隣接する当該第2電極(Y)が互いに異なるグループ(YA)(YB)に属するように複数のグループ(YA)(YB)に分けて、各グループ(YA)(YB)毎に電氣的に共通接続し、表示の書込みに際して前記第1電極(X)と前記グループ(YA)(YB)とに選択的に駆動電圧を印加することを特徴とする面放電型プラズマディスプレイパネルの駆動方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、マトリクス表示方式の面放電型のプラズマディスプレイパネル(PDP)及びその駆動方法に関する。

【0002】 面放電型のPDPは、駆動電圧の印加に際して対となる電極を基板上に隣接配置したPDPであり、蛍光体による種々の色の表示に適したPDPとして知られている。

【0003】

【従来の技術】 図6は従来の面放電型PDP1jの電極構造を模式的に示す平面図、図7は図6の要部を拡大して示す平面図である。

【0004】 図6において、PDP1jでは、表示の各ラインL毎に互いに平行な一対の放電維持電極(以下では単に「電極」という)Xj、Yjが配列され、これら電極Xj、Yjと直交するように複数本のアドレス電極Aが配列されている。アドレス電極Aは、電極Xj、Yjと同一基板上に形成される場合と、対向基板上に形成される場合とがある。

【0005】 また、図7によく示されるように、電極Xj、Yjは、放電空間を区画する格子状の隔壁19jに対準づけられ、隔壁19jによって囲まれる単位発光領域ESj内で放電セルCを画定するように配置されている。

【0006】 つまり、電極Xj、Yjは、ライン内とライン間とで互いに異なる配列ピッチp1、p2(p2>p1)で交互に配列されている。

【0007】 なお、電極Xj、Yjは、AC駆動のための図示しない誘電体で被覆されている。また、全ての電極Yjは電氣的に共通化されており、これら電極Yjには共通の駆動電圧が印加される。

【0008】 PDP1jの表示に際しては、全ての電極Xj(個別電極)と電極Yj(共通電極)とを介して、全放電セルCに対して所定周期で極性の切り換わる放電維持電圧(放電開始電圧より低い電圧)を常時印加しておき、この状態で、まず、1ライン目(図の最上のライン)に対応する放電セルCに放電開始電圧を越える書込み電圧を印加し、これによりライン単位の放電を生じさせる。

【0009】 そして、所定のアドレス電極に選択的に消去電圧を印加して消去放電を生じさせることにより、表示に不要な放電セルCの壁電荷を消去する。これにより、いわゆる表示の書込み、すなわち表示ドットの確定が終了する。

【0010】 壁電荷の消去されなかった放電セルCでは、電極Xjと電極Yjとに交互に印加される放電維持電圧によってその後も繰り返し放電が生じ、表示が継続する。

【0011】 以降は、2ライン目、3ライン目というように、各ラインLについて順にライン単位の放電及び不要の壁電荷の消去を繰り返し、1画面の表示を行う。

【0012】

【発明が解決しようとする課題】 従来においては、電極Xj、Yjのパターンニング精度、電極Xj、Yjと隔壁19jとの位置合わせ精度などの上で、単位発光領域ESjの微細化、すなわち表示の高精細化(いわゆるファインピッチ化)が困難であるという問題があった。

【0013】 また、ライン数をN(任意の整数であり通常は数百程度)本とした場合において、駆動に際して各電極Xj、Yjに対応させて合計(N+1)個の駆動回路(高耐圧のスイッチング素子などからなるドライバ回路)を設けなければならない。そのため、駆動回路基板の組み立てが煩雑になるとともに、PDP1jが高価になるという問題もあった。

【0014】 本発明は、上述の問題に鑑み、所定のライン数の表示を行うための電極の数を削減することによって、表示の高精細化を図ることを目的としている。

【0015】 また、他の目的は、駆動に要する回路部品点数の削減を図ることにある。

【0016】

【課題を解決するための手段】 請求項1の発明に係るPDPは、上述の課題を解決するため、図1に示すように、駆動電圧の印加に際して対となる第1電極Xと第2電極Yとが交互に平行に配列された面放電型プラズマディスプレイパネル1であって、前記第1電極X及び第2電極Yが一定ピッチpで配列され、当該第1電極X及び第2電極Yの各電極間が表示のラインLに対応づけられてなる。

【0017】 請求項2の発明に係る駆動方法は、前記各第2電極Yを、隣接する当該第2電極Yが互いに異なるグループYA、YBに属するように複数のグループY

A、YBに分けて、各グループYA、YB毎に電氣的に共通接続し、表示の書込みに際して前記第1電極Xと前記グループYA、YBとに選択的に駆動電圧を印加する。

【0018】

【作用】配列方向の両端の第1又は第2の電極X、Yを除く他の電極X、Yは、それぞれその両側に形成される2本のラインLに対応する。

【0019】したがって、ライン数をNとしたとき、電極X、Yの総数は(N+1)となる。そして、Nが偶数であれば、電極Xの数は $[(N/2) + 1]$ となり、電極Yの数は $(N/2)$ となる。また、Nが奇数であれば、電極Xの数は $[(N+1)/2]$ となり、電極Yの数も $[(N+1)/2]$ となる。

【0020】電極Yは、駆動に際して、各ラインLに対して択一的に駆動電圧を印加できるように、複数のグループYA、YBに分けられ、各グループYA、YB毎に電氣的に共通接続される。

【0021】電極Yを2つのグループYA、YBに分けた場合、電氣的に独立の電極の数は、電極Xの数とグループYA、YBの数との合計となり、Nが偶数であれば $[(N/2) + 3]$ となり、Nが奇数であれば $[(N+1)/2 + 2]$ となる。

【0022】

【実施例】図3は本発明に係るPDP1の構造を示す分解斜視図である。

【0023】PDP1は、放電空間30を設けて対向配置された一対のガラス基板11、21、表示面H側のガラス基板11上に後述のように配列された面放電を生じさせるための電極X、Y、電極X、Yを被覆する誘電体層17、格子状の隔壁19、背面側のガラス基板21上に設けられたアドレス電極A、帯状の隔壁29、及び所定発光色の蛍光体28などから構成されている。

【0024】電極X、Yは、ネサ膜などの透明導電膜をフォトリソグラフィ法を用いてパターンニングすることによって形成されている。

【0025】放電空間30には、ネオンに少量のキセノンを混合した放電ガスが封入されている。蛍光体28は、面放電で生じた紫外線により励起されて発光する。

【0026】図1は本発明に係るPDP1の電極構造を模式的に示す平面図、図2は図1の要部を拡大して示す平面図である。

【0027】PDP1では、電極X、Yは、アドレス電極と直交するように、一定のピッチpで交互に平行に配列されている。電極Xと電極Yのそれぞれの本数は同数である。

【0028】図2によく示されるように、電極X、Yは、表示画面をドット毎に区画する隔壁19によって囲まれた各単位発光領域ESに対して、縦方向に隣接する2つの単位発光領域ESに跨がるように配置され、それ

ぞれの電極間で放電セルCを画定する。

【0029】つまり、PDP1では、電極X、Yの各電極間が表示のラインLに対応づけられている。したがって、ライン数をNとしたとき、電極X、Yの総数は(N+1)となる。

【0030】駆動電圧の印加にあたって、電極Xはそれぞれ電氣的に独立した個別電極とされ、これに対し、電極Yは、駆動回路を簡単化するために複数本ずつ共通化した共通電極とされる。

【0031】ただし、全ての電極Yを一括に共通化すると、各ラインを択一的に選択不能となるので、図1に示されるように、電極Yは、隣接する各電極Yが互いに異なるグループに属するように、電極Yのみについてみれば1本おき(2本目毎に)に、電極Xを含めてみれば3本おき(4本目毎に)にグループ分けされ、各グループ毎に共通端子TA、TBに接続される。

【0032】これにより、電氣的に独立の電極の総数、すなわち駆動に要する駆動回路の総数は、ライン数Nを偶数とした場合には、電極Xの数 $[(N/2) + 1]$ に2を加えた合計の $[(N/2) + 3]$ となる。

【0033】以下の説明では、共通端子TAに接続された電極Yを電極YAといい、共通端子TBに接続された電極Yを電極YBといい、両者を区別することができる。

【0034】なお、電極Yの共通化は、ガラス基板11上で、クロスオーバー配線、又は容量結合(フロート電極構造)配線などの手法を用いて行ってもよいし、ガラス基板11の外部のフレキシブルプリント配線板又は駆動回路基板上で行ってもよい。

【0035】ここで、仮に従来のPDP1JのようにラインL毎に一対の電極を配置したものであっても、電極の共通化によって駆動回路の総数を削減することができる。

【0036】すなわち、図5に示すように、各ライン間において、隣接する2本の電極をそれぞれ共通接続し、各組を1組おきに個別電極側(X側)と共通電極側(Y側)に振り分け、さらに共通電極側の各組をグループ分けして共通化してもよい。

【0037】つまり、図1に示した電極構造は、図5における各組の2本の電極を1本にまとめたものに相当する。

【0038】次に、PDP1の駆動方法について説明する。

【0039】図4は本発明に係る駆動方法を模式的に示すタイミングチャートである。

【0040】PDP1においても、従来より用いられているライン順次方式による駆動を行う。すなわち、画面をライン走査(スキャン)するように1ライン目から順にライン単位で書込みを行う。

【0041】まず、1本目の電極Xと電極YAとを選択して1ライン目の書込みを行い、続いて2本目の電極X

と電極YAとを選択して2ライン目の書き込みを行う。そして、3ライン目の書き込みでは、3本目の電極Xと電極YBとを選択し、4ライン目の書き込みでは、4本目の電極Xと電極YBとを選択する。

【0042】以降の各ラインLの書き込みの際には、1～4ライン目と同様に、電極Xについては1本ずつ順に選択し、電極Yについては、2ライン毎に交互に電極YAと電極YBとを選択する。

【0043】上述の実施例に係る電極構造によれば、従来ではライン数Nに対して総数2Nの電極Xj、Yjが必要であったのに対し、電極X、Yの総数を(N+1)に削減することができることから、表示の高精細化を行うことができる。

【0044】上述の実施例に係る駆動方法によれば、例えばライン数Nを偶数とした場合に、駆動に要する駆動回路の総数を $[(N/2) + 3]$ とすることができ、従来では(N+1)であったので、ライン数Nを数百程度とすれば、従来に比べてほぼ半減することができる。

【0045】上述の実施例においては、電極Yを電極YA、YBの2つのグループに分けるものとして説明したが、駆動回路の電流容量の制約などによって共通化の可能な電極Yの本数が限られる場合には、3つ以上のグループに分けてもよい。その場合には、グループ数が1つ増加すれば駆動回路の総数も1つ増加するが、全体としてみれば、駆動回路の総数は従来に比べて大幅に減少することに変わりはない。

【0046】

【発明の効果】請求項1の発明によれば、所定のライン数の表示を行うための電極の数を削減することができ、表示の高精細化を図ることができる。

【0047】請求項2の発明によれば、駆動に要する回路部品点数を削減することができる。

【図面の簡単な説明】

【図1】本発明に係るPDPの電極構造を模式的に示す平面図である。

【図2】図1の要部を拡大して示す平面図である。

【図3】本発明に係るPDPの構造を示す分解斜視図である。

【図4】本発明に係る駆動方法を模式的に示すタイミングチャートである。

【図5】駆動回路の簡素化を意図した電極構造を示す平面図である。

【図6】従来のPDPの電極構造を模式的に示す平面図である。

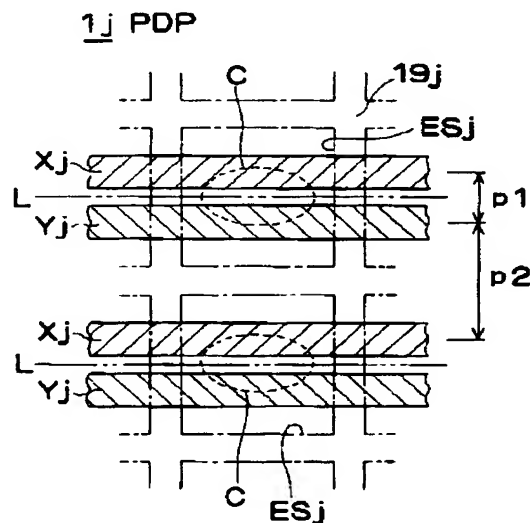
【図7】図6の要部を拡大して示す平面図である。

【符号の説明】

1 PDP
X 電極(第1電極)
Y 電極(第2電極)
L 表示のライン
YA 電極(グループ)
YB 電極(グループ)

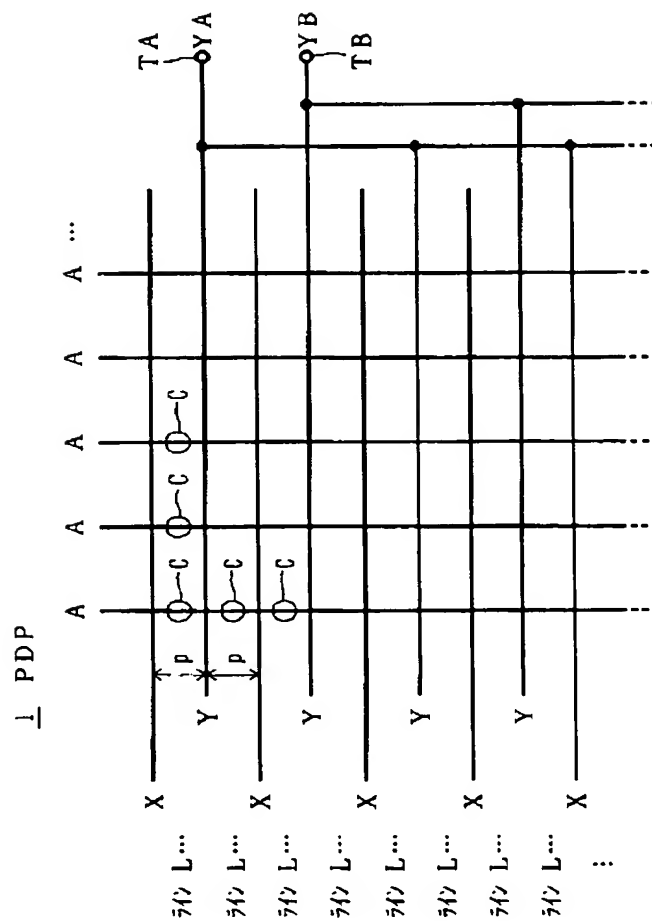
【図7】

図6の要部を拡大して示す平面図



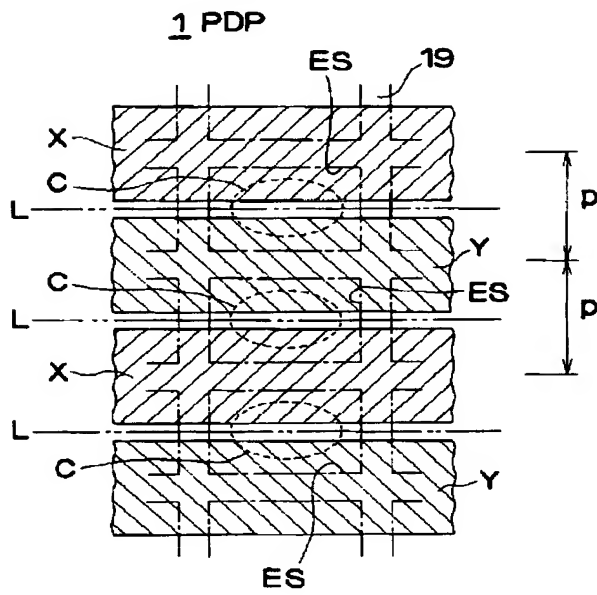
【図1】

本発明に係るPDPの電極構造を模式的に示す平面図



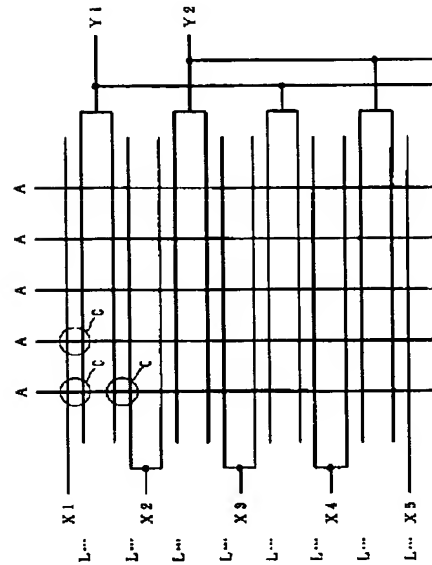
【図2】

図1の要部を拡大して示す平面図



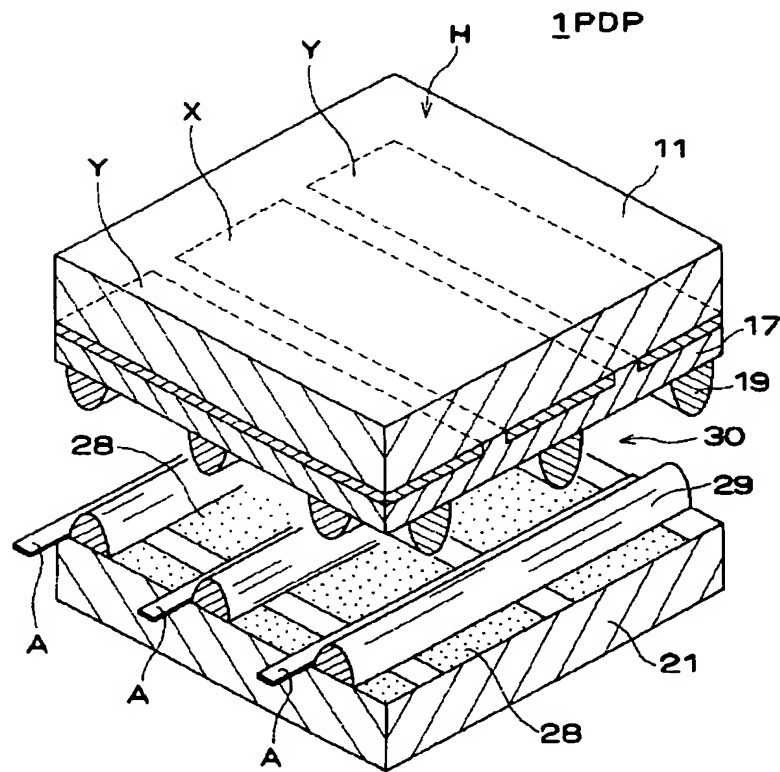
【図5】

駆動回路の簡素化を意図した電極構造を示す平面図



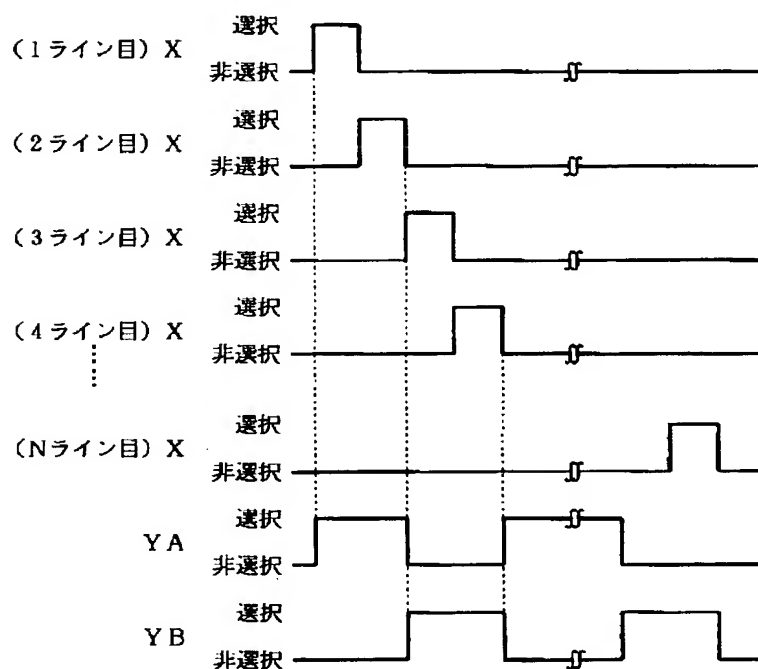
【図3】

本発明に係るPDPの構造を示す分解斜視図

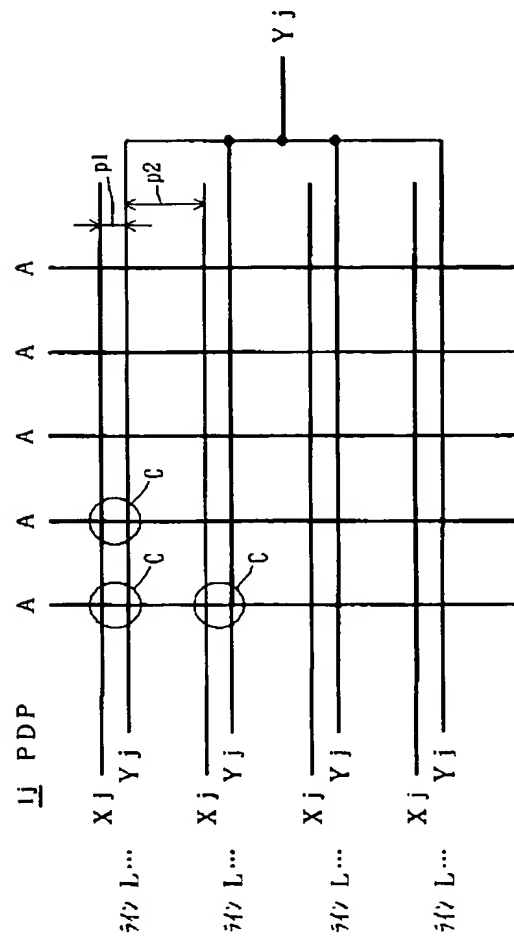


【図4】

本発明に係る駆動方法を模式的に示すタイミングチャート



従来のPDPの電極構造を模式的に示す平面図



(72)発明者 中原 裕之
神奈川県川崎市中原区上小田中1015番地
富士通株式会社内

This Page Blank (uspto)